

イントロダク ション

エッジ・トリガ・タイプのフリップフロップは、HighとLowの確定した出力を持ちます。信頼性の高い動作を確保するためには、デザインが規定されているフリップフロップのタイミングに適合していなければなりません。フリップフロップに対する入力は、クロック・エッジの前の最小期間（レジスタのセットアップ・タイムまたは t_{SU} ）とクロック・エッジ後の最小期間（レジスタのホールド・タイムまたは t_H ）に安定している必要があります。 t_{SU} と t_H の値は各デバイス・ファミリのデータシートの中で規定されており、デザイン内のこれらの値はMAX+PLUS IIのタイミング・アナライザを使用して得ることができます。

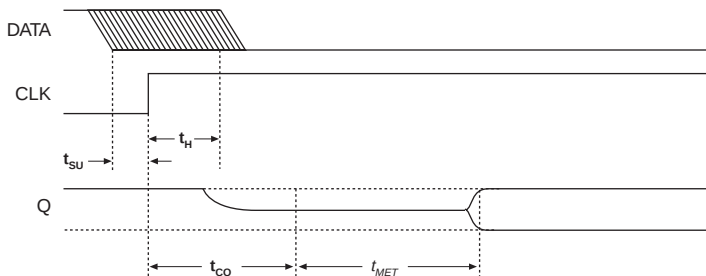
同期化がはかられていないシステムにおいて、非同期の入力信号がフリップフロップのタイミング要求に違反している場合、フリップフロップの出力がメタステーブルの状態となります。メタステーブルの出力は発振したり、ある一定の時間にHighとLowの間をふらつく状態となり、システムの故障の原因となります。このため、クロック非同期のデザインでは、デバイスのメタスタビリティ特性を解析し、回路の信頼性を判断する必要があります。同期化が実現されているシステムでは、フリップフロップへの入力信号が常に規定されたタイミング規格に適合するため、メタスタビリティの状態は発生しません。

このアプリケーション・ノートはメタスタビリティについて解説し、メタスタビリティの定量化方法とこの影響を最小にする方法を説明したものです。このアプリケーション・ノートにはアルテラのデバイスで非同期のデータを同期化させたときのシステムのMTBF (Mean time between failures) を推定するためのメタスタビリティのデータがFLEX[®] 10K、FLEX 800Q FLEX 600Q、MAX[®] 900Q、MAX 7000ファミリに対して提供されています。

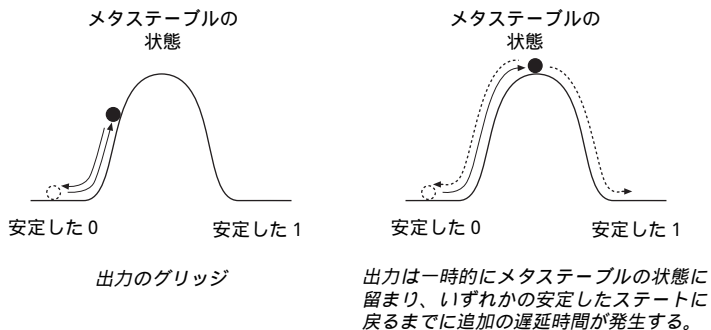
メタスタビリ ティ

フリップフロップのセットアップ・タイムまたはホールド・タイムが規定値を満たしていないと、出力がメタステーブルになります。フリップフロップがメタステーブル（「中間の値」）になると、出力がHighとLowの間の電圧レベルをふらつく状態となり、規定された「clock-to-output」遅延時間（ t_{CO} ）後にも出力の値が不安定になります。メタステーブルが解消され、出力が安定した状態になるまでの t_{CO} 後に追加される遅延時間はセットリング・タイム（ t_{MET} ）と呼ばれています。セットアップ・タイムまたはホールド・タイムの違反があるすべての遷移がメタステーブルになるとは限りません。フリップフロップがメタステーブルになり、安定した状態に戻るまでに必要となる時間は、デバイスの製造に使用されるプロセス・テクノロジーと周囲条件によって異なります。一般的に、フリップフロップは短時間で安定した状態に戻ります。図1を参照して下さい。

図 1 メタスタビリティのタイミング・パラメータ



レジスタの動作は図 2 に示すように、ボールが摩擦のないひとつの山を移動する状態に例えて表現することができます。この山の両側は安定した状態（HighまたはLow）を表しており、山の頂上がメタステーブルの状態を表すことになります。フリップフロップへの入力が規定のセットアップ・タイム（ t_{SU} ）とホールド・タイム（ t_H ）の最小値を満足している場合は、出力が一方の安定したステートからもう一方の安定したステートに（HighからLow、またはLowからHighに）追加遅延なしで変化します。これは、ボールを押すために十分な力が与えられると、ボールは規定時間以内にこの山を乗り越えることができると説明できます。

図 2 t_{SU} と t_H の違反による影響を示すモデル

一方、フリップフロップへのデータ入力が規定されているセットアップ・タイムまたはホールド・タイムの規定に違反している場合は、フリップフロップが完全な形でトリガされず、出力が規定された時間内で2つの安定したステートのいずれかにすぐに遷移しなくなる可能性があります。この不適切なトリガは出力にグリッジを発生させたり、一時的に出力がHighとLowの間のメタステーブル状態になり、出力が安定したステートに戻るまでの時間が長くなる原因になります。いずれの条件でもクロックの遷移から出力が安定するまでの時間が増加することになります。

メタスタビリティの解析

メタスタビリティは、必ずしもシステム性能の予測を不可能にする要因とはなりません。フリップフロップが安定したステートに戻るまでの待ち時間を十分に許容できるようになっていれば、システム性能に影響を及ぼすことはなく、フリップフロップの出力が一時的に不定となった場合でも、この信号は実際に使用される前に安定したステートに戻ることができます。このため、信号があらかじめ規定された値にセットリングするまでの追加時間 (t_{MET}) を許容させることによって、規定されていない値の信号がシステム内の他の部分に伝搬することを避けることができます。

メタスタビリティがデザインに与える影響の度合いを定量的に示す値としてはMTBFが使用されます。このMTBFは、2回のメタステーブル状態が発生する可能性のある時間間隔を推定した値になります。同期化されたフリップフロップのMTBFは、下記の式で推定できます。

$$MTBF = \left[f_{CLOCK} \times f_{DATA} \times C_1 \times e^{(-C_2 \times t_{MET})} \right]^{-1}$$

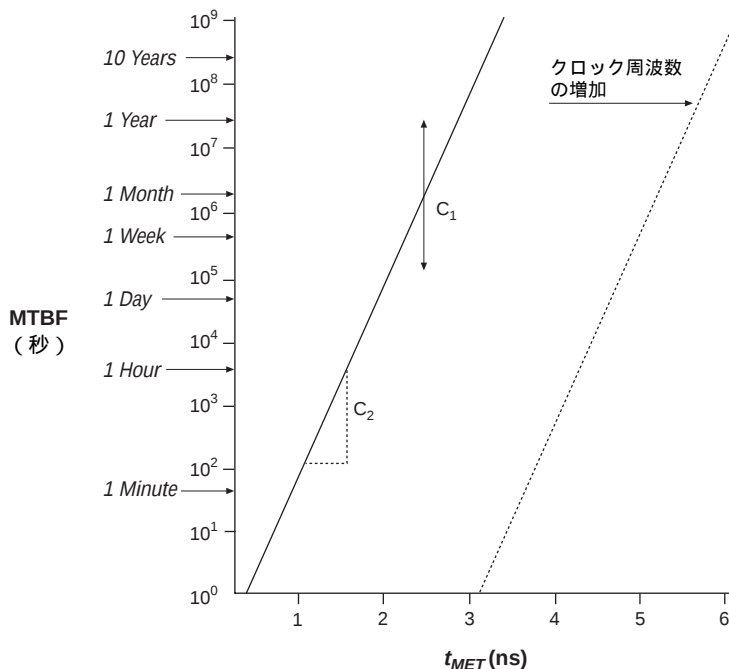
ここで、 t_{MET} のパラメータは、システムで許容されるフリップフロップを安定したステートにセットリングさせるための追加時間です。 C_1 と C_2 の定数はデバイスの製造に使用されるプロセス・テクノロジーによって異なります。同じプロセスで製造されたデバイスであればタイプが異なっても C_1 と C_2 の値はほぼ同様な値になります。

C_1 と C_2 の値は、 t_{MET} に対するMTBFの値を自然対数でプロットし、データの線形回帰解析を行うことによって得ることができます。この結果から得られた直線の傾きとy軸の切片の値によって、 C_1 と C_2 の値が決定されます。 C_1 と C_2 の定数の値を算出する式は、下記のようになります。

$$C_2 = \frac{\Delta \ln(MTBF)}{\Delta t_{MET}}$$

$$C_1 = \frac{e^{(-C_2 \times t_{MET})}}{MTBF \times f_{CLOCK} \times f_{DATA}}$$

図3はMTBFと t_{MET} の関係、および C_1 、 C_2 の値とシステムの周波数の変化がこの関係にどのように影響するかを示したものです。

図 3 MTBFと t_{MET} の関係

C_1 の値はMTBFの計算式に対してリニアな変化を与え、全体のカーブを上下に変化させます。一方、 C_2 の値は t_{MET} に対するMTBFのカーブの傾きに影響を与えます。動作周波数を上げることによって、全体のカーブは右側にシフトし、一定のセットリング・タイムにおけるMTBFが低下します。

特定のデバイスの C_1 と C_2 の値が決定されていれば、3ページに示されているMTBFの計算式から、ある一定のセットリング・タイム (t_{MET}) を持ったシステムのMTBFが計算できます。 t_{MET} はフリップフロップが安定した状態に戻るまでに必要となる遅延時間であるため、システムの最小クロック期間と実際のクロックの期間は異なることになります。また、あるMTBFの値を確保するために必要となる t_{MET} の算出には、下記の式が使用できます。

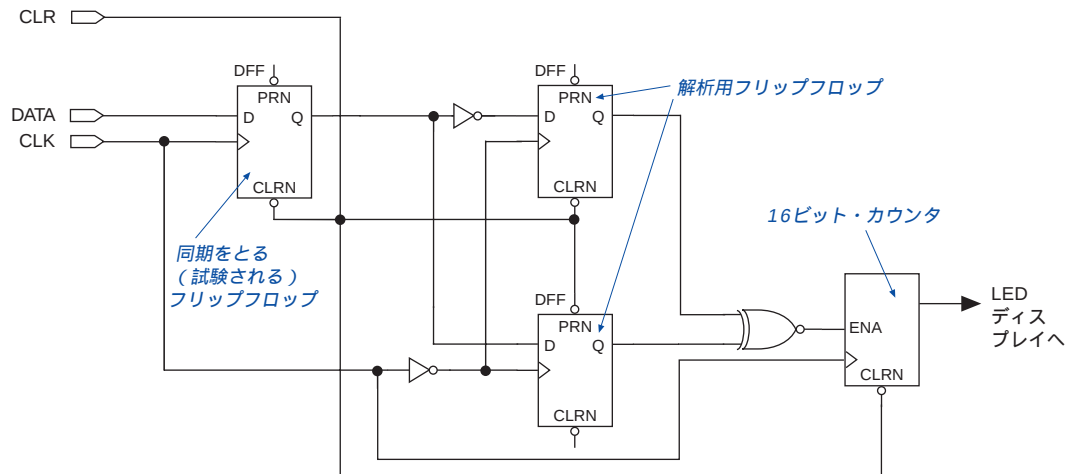
$$t_{MET} = \frac{\ln(\text{MTBF} \times f_{\text{CLOCK}} \times f_{\text{DATA}} \times C_1)}{C_2}$$

テスト回路

図4はアルテラ・デバイスのメタスタビリティ特性をテストするための回路を示したものです。この図では、1個のフリップフロップにクロックと非同期のデータ入力が供給されています。メタスタビリティの状態を発生させるロジックとメタスタビリティを検出するロジックが被試験デバイス（DUT）の両側に配置されます。同期をとるためのフリップフロップの出力はメタスタビリティを解析するための2個のフリップフロップのうち的一方とダイレクトに接続され、もう一方のフリップフロップとはインバータを介して接続されます。そして、双方の解析用フリップフロップの出力はXNORゲートに入力され、双方の出力の値が同じになれば（信号とその極性が反転された信号）、XNORゲートの出力がHighレベルになります。2個の解析用のフリップフロップから同じ値の出力が検出されるということはメタステーブルの状態が発生したことを示し、この状態になるとXNORゲートに接続されているカウンタがインクリメントされます。

図4 メタスタビリティのテスト回路

すべてのロジックは被試験デバイス（DUT）の一部となっている。



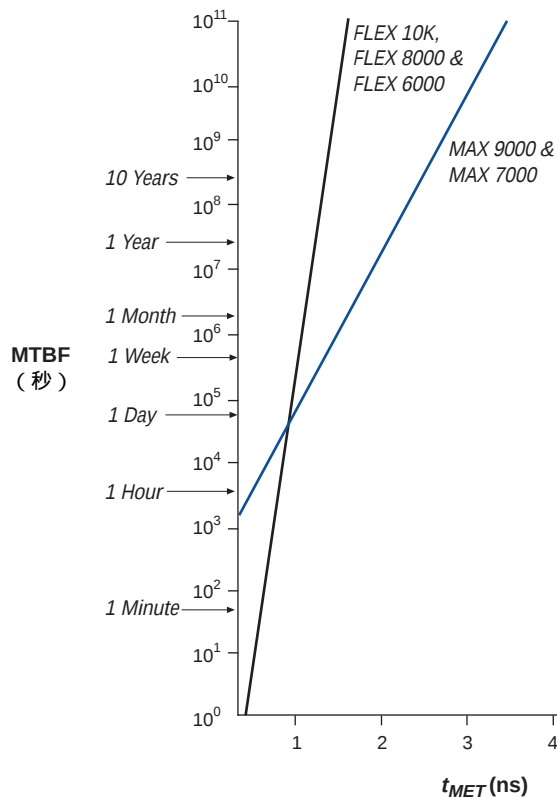
解析用のフリップフロップはクロックの立ち下がりエッジでトリガされるため、クロックのHighレベルの期間（ Δt ）を変化させることによって、必要となるセッティング・タイムをコントロールすることができます。セッティング・タイム、 t_{MET} は下記の式から算出できます。ここで、 t_{ACNT} はクロックの最小期間であり、これはクロック・エッジから初段のフリップフロップの出力までの遅延と、初段のフリップフロップの出力から次段の解析用フリップフロップの入力までの遅延、さらに解析用フリップフロップのセットアップ・タイムを加算した時間に等しくなります。 t_{MET} のパラメータは回路が通常の条件で動作可能にする最小時間となります。

$$t_{MET} = \Delta t - t_{ACNT}$$

アルテラ・デバイスのメタスタビリティ特性

図 5 は FLEX 10K、FLEX 800Q、FLEX 600Q、MAX 900Q、MAX 7000 の各デバイスのメタスタビリティ特性を示したものです。すべてのデバイスが、1 MHz の f_{DATA} と 10 MHz の f_{CLOCK} でテストされています。

図 5 アルテラ・デバイスのメタスタビリティ特性



次ページの表 1 は、FLEX 10K、FLEX 800Q、FLEX 600Q、MAX 900Q、MAX 7000 の各デバイスの C_1 と C_2 の値を示したものです。

表 1 メタスタビリティの計算式に使用される定数の値

デバイス名	C ₁	C ₂
FLEX 10K	1.01×10^{-13}	1.268×10^{10}
FLEX 8000	1.01×10^{-13}	1.268×10^{10}
FLEX 6000	1.01×10^{-13}	1.268×10^{10}
MAX 9000	2.98×10^{-17}	5.023×10^9
MAX 7000	2.98×10^{-17}	5.023×10^9

メタスタビリティの計算式の適用方法

表 1 に示されている C₁ と C₂ の値を使用して、一定のセットリング・タイムに対する MTBF や、一定の MTBF に対する最小のセットリング・タイムを計算することができます。例えば、下記の式は 2MHz のデータ周波数、10MHz のクロック周波数で動作する EPF8452 A に対して 1 年の MTBF (約 3×10^7 秒) を確保するために必要な t_{MET} を計算したものです。

$$t_{MET} = \frac{\ln(3 \times 10^7) + \ln\left[\left(10 \times 10^6\right)\left(2 \times 10^6\right)\left(1.01 \times 10^{-13}\right)\right]}{1.268 \times 10^{10}} = 1.41 \text{ ns}$$

1 年の MTBF が要求される場合は、同期をとるフリップフロップの「clock-to-output」遅延 (t_{CO}) に 1.41ns を加える必要があります。 t_{MET} と MTBF の関係は指数関数となっているため、 t_{MET} の小さな変化が MTBF に大きく影響することになります。上記の例で、MTBF の要求が 1 年から 10 年に増大した場合、 t_{MET} は 1.59ns 増加します。

図 6 と図 7 は f_{DATA} を f_{CLOCK} の 2 分の 1 にしたときの FLEX 10K、FLEX 8000、FLEX 6000、MAX 9000、MAX 7000 の各デバイスに要求される t_{MET} の遅延時間を示したものです。MTBF は ($f_{CLOCK} \times f_{DATA}$) の値に反比例するため、これらの図から多くのシステムの MTBF を判断することができます。メタスタビリティは確率的に発生するものであり、MTBF は限定されたデバイス数のサンプルから算出された平均値として t_{MET} の推定にのみ使用する必要があります。

図 6 FLEX 10K、FLEX 8000、FLEX 6000のMTBF値

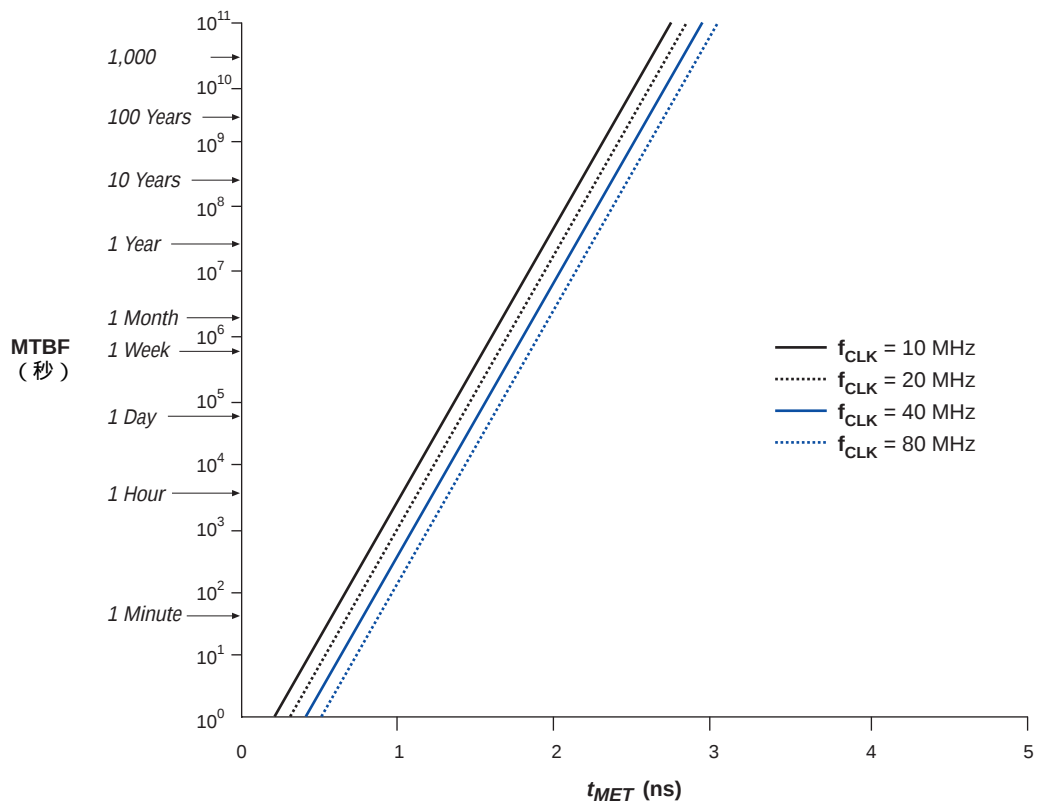
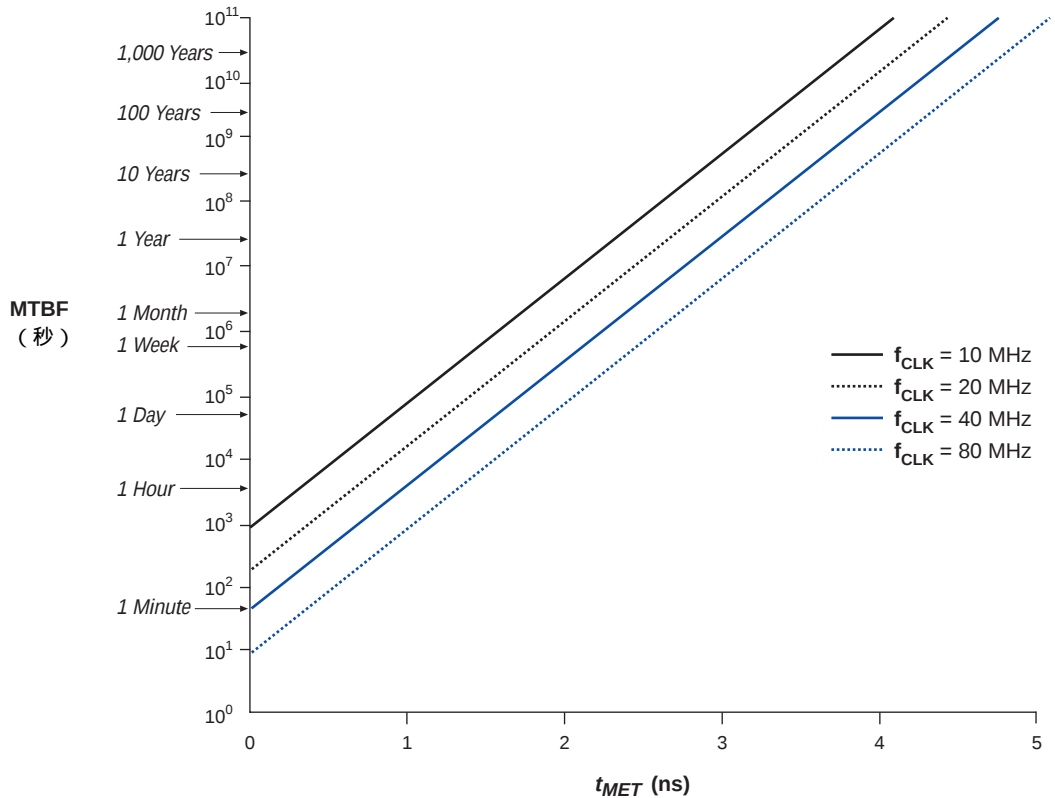


図 7 MAX 9000とMAX 7000 (MAX 7000E、MAX 7000Sを含む) のMTBF値



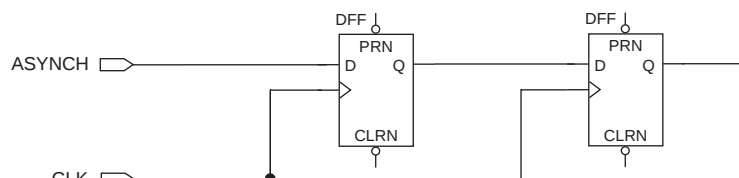
メタスタビリティを避ける方法

いくつかのテクニックを使用して、システム内のメタスタビリティの発生頻度を低下させることができます。1本の非同期信号が複数のフリップフロップに入力されている場合は、メタステーブル状態になる可能性があるフリップフロップの数が増加するため、メタスタビリティが発生する確率が大幅に増加します。このような場合は、非同期の信号を使用せずに、システム全体にわたってフリップフロップの出力が同期化されるようにすることによってメタスタビリティの発生を避けることができます。

また、ワースト・ケースのタイミング遅延の計算にある特定のMTBFに対する t_{MET} の値を加えることによって、フリップフロップの出力がセットリングするまでの時間を与えることができます。高速デバイスにはより短い t_{CO} と t_{SU} が提供されるため、システム全体のスピードを犠牲にすることなく、 t_{MET} の時間を追加することができます。

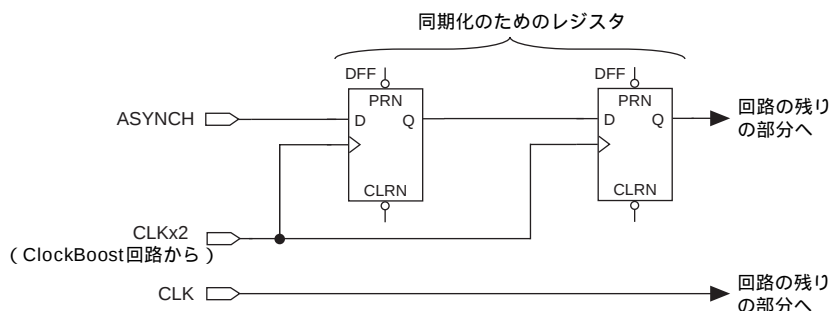
メタスタビリティの影響を低減するために、もっとも一般的に使用されるのが2段以上のフリップフロップをカスケード接続して、複数段の同期回路を構成する方法です。図8を参照して下さい。同期をとるための初段のフリップフロップでメタステーブルの出力が発生した場合でも、このメタステーブル信号が2段目のフリップフロップにクロックが与えられる前に解消される可能性があります。この方法は2段目のフリップフロップが規定されていないデータをトリガしないようにすることを保証するものではありませんが、データが回路内の他の部分に到達する前にデータが安定した値になる確率が大幅に高くなります。

図8 複数段のフリップフロップによる同期化回路



複数段のフリップフロップを使用した同期化回路のひとつの欠点は、非同期の入力に対するシステムの応答が遅くなることです。この問題を解決するひとつの方法は、クロック周波数を2倍にするClockBoostTMの機能を使用して、2倍の周波数のクロックを2段になったフリップフロップに与えることです。図9を参照して下さい。この方法を使用することによって、システムが1システム・クロック・サイクル以内に非同期の入力に応答できるようになり、MTBFも改善されます。ClockBoosからのクロックの使用はMTBFを低下させ、同期化のために2段のフリップフロップを使用する必要がある欠点を補う効果があります。

図9 ClockBoostを使用した複数段の同期化回路



まとめ

メタスタビリティは、非同期システムからのデータに対して同期をとるために使用されるフリップフロップにのみ影響を与える現象です。特定デバイスのメタスタビリティ特性は、デバイスの製造に使用されるプロセス・テクノロジーと周囲条件に依存します。アルテラのデバイスは良好なメタスタビリティ特性を持っており、 t_{CO} の遅延に t_{MET} のわずかな時間を追加するだけで、長いMTBFを実現することができます。



日本アルテラ株式会社

〒163-0436

東京都新宿区西新宿2-1-1

新宿三井ビル私書箱261号

TEL. 03-3340-9480 FAX. 03-3340-9487

<http://www.altera.com/japan/>

本社 **Altera Corporation**

101 Innovation Drive, San Jose,

CA 95134

TEL : (408) 544-7000

<http://www.altera.com>

この資料はアルテラが発行した英文のデータシートを日本語化したものです。アルテラが各デバイスに対して保証する仕様、規格は英文オリジナルの内容です。なお、本資料に記載された内容は予告なく変更される場合があります。