

イントロダク ション

システムの信頼性を決定する重要な要素のひとつは、電子デバイスが動作中に発生する熱をいかに安全に消費できるかの能力です。回路の熱特性はデバイスと使用されるパッケージ、動作温度、動作電流、そして熱を消費できる能力によって決定されます。

システム内で熱に関連した問題が発生する可能性のある個所を明確にし、デバイスが許容する最大接合温度を超えるような事故の発生をさけるためには、デザイン・プロセスの初期段階で消費電力に関する検討を完了しておく必要があります。このアプリケーション・ノートは消費電力の評価方法とコントロールする方法について解説し、消費電力を計算するためのワークシートを提供しています。

消費電力の 検討

ほとんどのアプリケーションで実際に消費される電力は各パッケージが消費できる電力よりも低くなります。ただし、熱解析はすべてのプロジェクトに対して行う必要があります。消費電力の検討は、以下の手順にしたがって行います。

1. アプリケーションの消費電力を推定する。
2. デバイスとパッケージに許容される最大電力を計算する。
3. 推定された電力と許容最大電力とを比較する。

消費電力の推定

各アプリケーションで消費される電力 (P_{EST}) を推定する場合は、下記の式を使用します。

$$P_{EST} = P_{INT} + P_{IO}$$

$$\begin{aligned} \text{ここで: } P_{INT} &= I_{CCINT} \times V_{CCINT} \\ P_{IO} &= P_{ACOUT} + P_{DCOUT} \end{aligned}$$

したがって:

$$P_{EST} = (I_{CCINT} \times V_{CCINT}) + (P_{ACOUT} + P_{DCOUT})$$

無負荷時の電力、 P_{INT} の値は対応するデバイス・ファミリのデータシートの "Power Consumption" (日本語版では「消費電力」) の欄から得ることができます。この値は「無負荷時」のものであるため、実際の消費電力にはI/Oバッファで消費される電力を加算する必要があります。加算する必要がある電力は、安定した出力からの電流によって消費される P_{DCOUT} とスイッチングを頻繁に行う出力からの電流で消費される P_{ACOUT} になります。 P_{DCOUT} は安定した状態になっている出力の本数、ドライブしているロジック・レベル、各出力の負荷抵抗の値によって決定され、下記の式で表されます。

$$P_{DCOUT} = \sum_{n=1}^d P_{DCn}$$

ここで： d = DC出力の本数
 P_{DCn} = 出力 n のDC出力電力

下記の表1は、 V_{CCIO} が5.0-Vに設定されたデバイスの出力ドライバによって消費される電力を示したものです。出力ドライバで消費される直流電力は、ほとんどが負荷で消費されるため、 $V_{CC} \times I_{CCIO}$ にはならないことに注意して下さい。3.3-Vのデバイスや V_{CCIO} が5.0-Vになっていないデバイスを使用している場合は、各デバイス・ファミリのデータシートに表示されている I_{OL} と I_{OH} の値から消費電力を計算することができます。

表1 直流の消費電力	
負荷の状態	P_{DCn} (mW)
1K Ω のプルアップ抵抗で出力が Low レベル	0.49
1K Ω のプルダウン抵抗で出力が High レベル	5.04
Low レベルのバイポーラ出力	0.16
High レベルのバイポーラ出力	0.0576
CMOS入力	無視

P_{ACOUT} の値は、各出力の負荷容量の値、スイッチングするときの周波数で決定され、下記の式で表されます。

$$P_{ACOUT} = \sum_{n=1}^a C_n V_n f_n \times V_{CCIO}$$

ここで： a = AC出力の本数
 C_n = 出力 n の負荷容量の値
 V_n = 出力 n の電圧スイング
 f_n = 出力 n のスイッチング周波数

デザイン内の最高動作クロック周波数 (f_{MAX}) と各クロックでトグルする出力の割合 (tog_{IO}) から各出力の周波数、 f_n の値が下記の式で算出されます。

$$f_n = (0.5) \times f_{\text{MAX}} \times \text{tog}_{\text{IO}}$$

この式を使って、平均的な負荷容量を条件にしたときの P_{ACOUT} を積算すると下記ようになります。

$$P_{\text{ACOUT}} = (0.5) \times \text{OUT} \times C_{\text{AVE}} \times V_{\text{O}} \times f_{\text{MAX}} \times \text{tog}_{\text{IO}} \times V_{\text{CCIO}}$$

ここで：OUT = 出力および双方向ピンの総数

表 2 はアルテラのデバイスの V_{CCIO} と V_{O} の値を示したものです。

表 2 V_{CCIO} と V_{O} の値	
V_{CCIO} (V)	V_{O} (V)
5.0	3.8
3.3	3.3
2.5	2.5

$V_{\text{CCIO}} = 5\text{-V}$ の条件では、負荷容量に対する値が次のように表されます。

$$P_{\text{ACOUT}} = (0.5) \times \text{OUT} \times C_{\text{AVE}} \times 3.8 \text{ V} \times f_{\text{MAX}} \times \text{tog}_{\text{IO}} \times 5.0 \text{ V}$$

デバイスおよびパッケージに対する最大電力の計算

各デバイスに対する許容最大電力 (P_{MAX}) は下記の式で計算されます。

$$P_{\text{MAX}} = \frac{T_J - T_A}{\theta_{\text{JA}}} \quad \text{または} \quad P_{\text{MAX}} = \frac{T_J - T_C}{\theta_{\text{JC}}}$$

許容最大電力はシリコンに許容される最大接合温度 (T_J)、動作周囲温度 (T_A)、そしてシステムに実装されたときのパッケージの熱抵抗 (θ_{JA}) によって決定されます。最大接合温度はアルテラの各デバイス・ファミリのデータシートで規定されています。動作周囲温度は各アプリケーションに依存します。ワースト・ケースの P_{MAX} の値は、接合部から外気まで (junction-to-ambient) の熱抵抗、 θ_{JA} を使った計算式から推定されます。アルテラの各デバイスの θ_{JA} は、強制空冷なし (自然空冷のみ、still air) および毎秒100フィート、200フィート、400フィートの強制空冷を行った場合の値として提供されています。ここで熱の消費のために放熱板が使用されている場合は、デバイスの P_{MAX} の計算にケース温度 (T_C) および接合部からケースまで (junction-to-case) の熱抵抗 (θ_{JC}) を適用する必要があります。 θ_{JC} の値はもっとも小さな熱抵抗になります。



アルテラの各デバイスの熱抵抗値 (θ_{JC} 、 θ_{JA}) についての詳細は、1998年版データブックに掲載されている「*Altera Device Packaging Information*」のデータシートを参照して下さい。

許容最大電力と推定電力の比較

信頼性に関連した問題の発生を避けるためには、計算された許容最大電力と推定される消費電力の値を比較しておく必要があります。推定消費電力は許容最大電力よりも小さくなっていることが要求されます。推定される消費電力が許容される最大電力を超えるような場合は、11ページの「サーマル・マネジメント」に記載されているデザインの消費電力を低減させる方法を参照して下さい。図1は消費電力を推定するためのワークシートです。

図1 消費電力を評価するためのワークシート (1/2)

デザイン名: _____ デバイス: _____

各アプリケーションにおける消費電力の推定

アルテラ・デバイスの内部電力の計算

FLEX 10K、FLEX 8000、FLEX 6000 デバイスの場合

スタンバイ電流 (I_{CC0})

$I_{CC0} =$ _____ mA

I_{CC} を計算するための係数。この値は対応するデバイス・ファミリのデータシートに記載されている。

$K =$ _____ $\mu A/(MHz \times LE)$

最高クロック周波数 (f_{MAX})

$f_{MAX} =$ _____ MHz

デバイス内で使用されているロジック・エレメント (LE) の数 (N)

$N =$ _____ LE

各クロックでトグルするロジック・セルの平均的な比率 (tog_{LC}) (通常は0.125)

$\text{tog}_{LC} =$ _____

トータルの内部電流 (I_{CCINT})

$I_{CCINT} =$ _____ mA

$$I_{CCINT} = I_{CC0} + K \times f_{MAX} \times N \times \text{tog}_{LC}$$

トータルの内部電力 (P_{INT})

$P_{INT} =$ _____ mW

$$P_{INT} = V_{CC} \times I_{CCINT}$$

MAX 9000とMAX 7000 デバイスの場合

I_{CC} を計算するための係数。この値は対応するデバイス・ファミリのデータシートに記載されている。

$A =$ _____ mA/LE

$B =$ _____ mA/LE

$C =$ _____ mA/(MHz $\times$ LE)

ターボ・ビットがONの状態で使用されているマクロセル数 (MC_{TON})

$MC_{TON} =$ _____ LE

デバイス内の全マクロセル数 (MC_{DEV})

$MC_{DEV} =$ _____ LE

デザイン内で使用されるマクロセルの総数 (MC_{USED})

$MC_{USED} =$ _____ LE

最高クロック周波数 (f_{MAX})

$f_{MAX} =$ _____ MHz

各クロックでトグルするロジック・セルの平均的な比率 (tog_{LC}) (通常は0.125)

$\text{tog}_{LC} =$ _____

トータルの内部電流 (I_{CCINT})

$I_{CCINT} =$ _____ mA

$$I_{CCINT} = (A \times MC_{TON}) + [B \times (MC_{DEV} - MC_{TON})] + (C \times MC_{USED} \times f_{MAX} \times \text{tog}_{LC})$$

トータルの内部電力 (P_{INT})

$P_{INT} =$ _____ mW

$$P_{INT} = V_{CC} \times I_{CCINT}$$

すべてのアルテラ・デバイスに対する外部電力の計算

DC出力負荷で消費される電力 (P_{DCOUT})

$P_{DCOUT} =$ _____ mW

$$P_{DCOUT} = P_{DCn}$$

出力ピンの平均負荷容量 (C_{AVE})

$C_{AVE} =$ _____ pF

デザイン内の出力と双方向ピンの本数 (OUT)

OUT = _____

各クロックでトグルするI/Oピンの平均的な比率 (tog_{IO}) (通常は0.125)

$\text{tog}_{IO} =$ _____

AC出力負荷で消費される電力 (P_{ACOUT})

$P_{ACOUT} =$ _____ mW

$$P_{ACOUT} = 1/2 \times \text{OUT} \times C_{AVE} \times V_O \times f_{MAX} \times \text{tog}_{IO} \times V_{CCIO} \times 0.001$$

トータルの外部消費電力 (P_{IO})

$P_{IO} =$ _____ mW

$$P_{IO} = P_{DCOUT} + P_{ACOUT}$$

図 1 消費電力を評価するためのワークシート (2/2)

すべてのアルテラ・デバイスに対するトータル消費電力の計算

推定されるトータル消費電力 (P_{EST}) $P_{EST} =$ _____ mW

$$P_{EST} = P_{INT} + P_{IO}$$

デバイスおよびパッケージに対して許容される最大電力の計算

デバイスの熱抵抗

 $\theta_{JA} =$ _____ °C/W

対応するデバイス・ファミリのデータシートで規定されている最大

接合温度 (T_J) $T_J =$ _____ °Cデザインの動作周囲温度 (T_A) $T_A =$ _____ °Cデバイスに許容される最大電力 (P_{MAX}) $P_{MAX} =$ _____ W

$$P_{MAX} = (T_J - T_A) / \theta_{JA}$$

許容最大電力と推定消費電力の比較

 $P_{EST} < P_{MAX}$ となっているか?

Yes or No

表 3 と表 4 は図 2 と図 3 に示されている消費電力の計算例に使用されているデザイン・パラメータの値を示したものです。これらの値は各デザインに対応したものであり、各デバイス・ファミリのデータシートには記載されていません。

表 3 FLEX 10K のデザイン例でのパラメータ値

パラメータ	説 明	値
OUT	出力の本数	150
1K Ω のプルアップ抵抗の総数	負荷のタイプ	50
CMOS 入力	負荷のタイプ	100
C_{AVE}	平均負荷容量	35 pF
N	使用ロジック・エレメント数	2,747 個
f_{MAX}	最高動作周波数	50 MHz
P_{DCOUT}	出力で消費されるスタティク な電力	$(0.49 \text{ mW} \times 50) + (0 \text{ mW} \times 100) = 24.5 \text{ mW}$

表 4 MAX 9000 のデザイン例でのパラメータ値	
パラメータ	値
MC_{TON}	139
MC_{DEV}	560
MC_{USED}	500
MC_{TOFF}	421
f_{MAX}	40 MHz
OUT	211
1K Ω の抵抗でプルダウンされている出力の本数	10
CMOS 入力	201
C_{AVE}	35 pF
P_{DCOUT}	$(5.04 \text{ mW} \times 10) + (0 \text{ mW} \times 201) = 50 \text{ mW}$

図 2 と図 3 は、FLEX[®] 10K デバイスと MAX[®] 9000 デバイスに実現されたデザインの消費電力の計算例を示したものです。

図2 FLEX 10Kデバイスの推定消費電力の計算例 (1/2)

デザイン名: dsp_fir.tdf デバイス: EPF10K50VBC356-2

各アプリケーションにおける消費電力の推定

内部電力の計算

FLEX 10K、FLEX 8000、FLEX 6000デバイスの場合

スタンバイ電流 (I_{CC0})

$$I_{CC0} = \underline{0.500} \text{ mA}$$

I_{CC} を計算するための係数。この値は対応するデバイス・ファミリのデータシートに記載されている。

$$K = \underline{45} \text{ } \mu\text{A}/(\text{MHz} \times \text{LE})$$

最高クロック周波数 (f_{MAX})

$$f_{\text{MAX}} = \underline{50} \text{ MHz}$$

デバイス内で使用されているロジック・エレメントの数 (N)

$$N = \underline{2,747} \text{ LE}$$

各クロックでトグルするロジック・セルの平均的な比率 (tog_{LC})
(通常は0.125)

$$\text{tog}_{\text{LC}} = \underline{0.125}$$

トータルの内部電流 (I_{CCINT})

$$I_{\text{CCINT}} = \underline{773.09} \text{ mA}$$

$$I_{\text{CCINT}} = I_{\text{CC0}} + K \times f_{\text{MAX}} \times N \times \text{tog}_{\text{LC}}$$

トータルの内部電力 (P_{INT})

$$P_{\text{INT}} = \underline{2,551.2} \text{ mW}$$

$$P_{\text{INT}} = V_{\text{CC}} \times I_{\text{CCINT}}$$

すべてのアルテラ・デバイスに対する外部電力の計算

DC出力負荷で消費される電力 (P_{DCOUT})

$$P_{\text{DCOUT}} = \underline{24.5} \text{ mW}$$

$$P_{\text{DCOUT}} = P_{\text{DCn}}$$

出力ピンの平均負荷容量 (C_{AVE})

$$C_{\text{AVE}} = \underline{35} \text{ pF}$$

デザイン内の出力と双方向性のピンの本数 (OUT)

$$\text{OUT} = \underline{150}$$

各クロックでトグルするI/Oピンの平均的な比率 (tog_{IO})
(通常は0.125)

$$\text{tog}_{\text{IO}} = \underline{0.125}$$

AC出力負荷で消費される電力 (P_{ACOUT})

$$P_{\text{ACOUT}} = \underline{178.66} \text{ mW}$$

$$P_{\text{ACOUT}} = 1/2 \times \text{OUT} \times C_{\text{AVE}} \times 3.3 \text{ V} \times f_{\text{MAX}} \times \text{tog}_{\text{IO}} \times 3.3 \text{ V} \times 0.001$$

トータルの外部消費電力 (P_{IO})

$$P_{\text{IO}} = \underline{203.16} \text{ mW}$$

$$P_{\text{IO}} = P_{\text{DCOUT}} + P_{\text{ACOUT}}$$

すべてのアルテラ・デバイスに対するトータル消費電力の計算

推定されるトータル消費電力 (P_{EST})

$$P_{\text{EST}} = \underline{2,754.36} \text{ mW}$$

$$P_{\text{EST}} = P_{\text{INT}} + P_{\text{IO}}$$

図2 FLEX 10Kデバイスの推定消費電力の計算例 (2/2)

デバイスおよびパッケージに対して許容される最大電力の計算

デバイスの熱抵抗

$$\theta_{JA} = \underline{8} \text{ } ^\circ \text{C/W}$$

対応するデバイス・ファミリのデータシートで規定されている最大
接合温度 (T_J)

$$T_J = \underline{85} \text{ } ^\circ \text{C}$$

デザインの動作周囲温度 (T_A)

$$T_A = \underline{40} \text{ } ^\circ \text{C}$$

デバイスに許容される最大電力 (P_{MAX})

$$P_{MAX} = \underline{5.625} \text{ W}$$

$$P_{MAX} = (T_J - T_A) / \theta_{JA}$$

許容最大電力と推定消費電力の比較

 $P_{EST} < P_{MAX}$ となっているか?

☒ Yes or No

図3 MAX 9000デバイスの推定消費電力の計算例 (1/2)

デザイン名: atm_pkt.tdf デバイス: EPM9560RC304-15

アプリケーションの消費電力の推定

内部電力の計算

MAX 9000とMAX 7000デバイスの場合

I_{CC} を計算するための係数。この値は対応するデバイス・ファミリのデータシートに記載されている。

ターボ・ビットがONの状態で使用されているマクロセル数 (MC_{TON})

デバイス内の全マクロセル数 (MC_{DEV})

デザイン内で使用されるマクロセルの総数 (MC_{USED})

最高クロック周波数 (f_{MAX})

各クロックでトグルするロジック・セルの平均的な比率 ($\log_{LC}$)
(通常は0.125)

トータルの内部電流 (I_{CCINT})

$$I_{CCINT} = (A \times MC_{TON}) + [B \times (MC_{DEV} - MC_{TON})] + (C \times MC_{USED} \times f_{MAX} \times \log_{LC})$$

トータルの内部電力 (P_{INT})

$$P_{INT} = V_{CC} \times I_{CCINT}$$

$$\begin{aligned} A &= \underline{0.68} \text{ mA/LE} \\ B &= \underline{0.26} \text{ mA/LE} \\ C &= \underline{0.052} \text{ mA/(MHz} \times \text{LE)} \end{aligned}$$

$$\begin{aligned} MC_{TON} &= \underline{139} \text{ LE} \\ MC_{DEV} &= \underline{560} \text{ LE} \\ MC_{USED} &= \underline{500} \text{ LE} \\ f_{MAX} &= \underline{40} \text{ MHz} \\ \log_{LC} &= \underline{0.125} \\ I_{CCINT} &= \underline{333.98} \text{ mA} \end{aligned}$$

$$P_{INT} = \underline{1,669.9} \text{ mW}$$

すべてのアルテラデバイスに対する外部電力の計算

DC出力負荷で消費される電力 (P_{DCOUT})

$$P_{DCOUT} = P_{DCn}$$

出力ピンの平均負荷容量 (C_{AVE})

デザイン内の出力と双方向ピンの本数 (OUT)

各クロックでトグルするI/Oピンの平均的な比率 ($\log_{IO}$)
(通常は0.125)

AC出力負荷で消費される電力 (P_{ACOUT})

$$P_{ACOUT} = 1/2 \times OUT \times C_{AVE} \times 3.8 \text{ V} \times f_{MAX} \times \log_{IO} \times 5 \text{ V} \times 0.001$$

トータルの外部消費電力 (P_{IO})

$$P_{IO} = P_{DCOUT} + P_{ACOUT}$$

$$\begin{aligned} P_{DCOUT} &= \underline{50} \text{ mW} \\ C_{AVE} &= \underline{35} \text{ pF} \\ OUT &= \underline{211} \\ \log_{IO} &= \underline{0.125} \end{aligned}$$

$$\begin{aligned} P_{ACOUT} &= \underline{350.79} \text{ mW} \\ P_{IO} &= \underline{400.79} \text{ mW} \end{aligned}$$

すべてのアルテラ・デバイスに対するトータル消費電力の計算

推定されるトータル消費電力 (P_{EST})

$$P_{EST} = P_{INT} + P_{IO}$$

$$P_{EST} = \underline{2,070.69} \text{ mW}$$

デバイスおよびパッケージに対して許容される最大電力の計算

デバイスの熱抵抗

対応するデバイス・ファミリのデータシートで規定されている最大接合温度 (T_J)

デザインの動作周囲温度 (T_A)

デバイスに許容される最大電力 (P_{MAX})

$$P_{MAX} = (T_J - T_A) / \theta_{JA}$$

$$\begin{aligned} \theta_{JA} &= \underline{8} \text{ } ^\circ \text{C/W} \\ T_J &= \underline{90} \text{ } ^\circ \text{C} \\ T_A &= \underline{70} \text{ } ^\circ \text{C} \\ P_{MAX} &= \underline{2.5} \text{ W} \end{aligned}$$

図3 MAX 9000デバイスの推定消費電力の計算例 (2/2)

許容最大電力と推定消費電力の比較

$P_{EST} < P_{MAX}$ となっているか？

Yes or No

サマール・マネージメント

下記のガイドラインは、各アプリケーションでの消費電力を低減し、過熱状態を避けるときに有効です。

- **各デバイスに提供されているロー・パワー化の機能を活用する。**ターボ・ビット (Turbo Bit) をOFFに設定することによって、伝搬遅延時間を少し増加させるだけで、Classicデバイスのマクロセル、およびMAX 9000とMAX 7000デバイスの個別のマクロセルを、ロー・パワーのモードで動作させることができます。高速モードで動作させる必要のないMAX 9000とMAX 7000デバイスのすべてのマクロセルをロー・パワー・モードに設定しておくことが重要です。
- **別のパッケージを選択する。**セラミック・パッケージまたはピン数がさらに多いパッケージを使用する方法があります。セラミック・パッケージはプラスチック・パッケージよりも多くの熱を消費することができます、ピン数の多いパッケージもプリント基板 (PCB) に実装されたときに、より多くの熱を消費することができます。また、SuperBGAパッケージとパワー・クワッド・フラット・パック (RQFP) パッケージも多くの熱を消費することができます。
- **強制空冷または放熱板を使用する。**強制空冷を行うことによって外気の対流の効率を改善し、デバイスの表面温度を下げるすることができます。また、デバイスに放熱板 (ヒート・シンク) を取り付けることによって、金属部分から熱を放散させて熱消費の量を大幅に改善させることが可能です。
- **回路の一部を低速化する。** I_{CC} の値は動作周波数に比例して増加します。回路内の一部を低速化することによって、 I_{CC} 、そして消費電力を低下させることができます。アルテラのデバイスは、各レジスタにグローバルなクロックまたはアレイ・クロックのいずれかが使用できるようになっています。高速動作の必要がないレジスタには低速のアレイ・クロックを使用することで、システム全体の消費電力を大幅に低減させることができます。
- **出力の本数を減らす。**DCおよびACの電流は、デバイス内のすべてのI/Oピンの動作をサポートするために必要となります。I/Oピンの数を減少させることによって、デバイスに必要な電流を低下させ、消費電力を低減させることもできます。

- **デバイス内の回路規模を縮小する。**消費電力は一定時間内にスイッチングする内部のロジックの量に依存します。したがって、デバイス内のロジックの量を縮小することでデバイスに流れる電流を減少させることができます。同じ効果はより大きな熱消費量が取れるさらに集積度の高いデバイスを使用することによっても期待することができ、シングル・デバイスによるソリューションも維持することが可能です。
- **別のデバイス・ファミリを選択する。**MAX 7000デバイスはMAX 5000デバイスよりも多くのパワー・セーブ機能を提供しています。また、Classicデバイスは小規模なデザインに対して複数の低消費電力化機能を実現しています。低速のデザインをFLEXデバイスに構成することでより低い消費電力を実現することもできます。
- **デザインを変更して消費電力を低減する。**消費電力を低減するために、デザイン内で変更できる個所を見つけます。こうした設計変更によって電力を低減させる一般的な方法には、スイッチングするノードまたはロジックの数を減少させたり、冗長または不必要な信号を取り除くことなどが含まれます。こうした設計変更の詳細については、日本アルテラの応用技術部にご相談下さい。



日本アルテラ株式会社

〒163-0436

東京都新宿区西新宿2-1-1

新宿三井ビル私書箱261号

TEL. 03-3340-9480 FAX. 03-3340-9487

<http://www.altera.com/japan/>

本社 Altera Corporation

101 Innovation Drive,

San Jose, CA 95134

TEL : (408) 544-7000

<http://www.altera.com>