

# 消費電力の測定 : FLEX 10KA vs. XC4000

TECHNICAL BRIEF 41

MARCH 1998

半導体デバイスの消費電力には、電源電圧、消費電流、ダイ・サイズ、配線構造などの多くの要素が影響を及ぼします。同じ電源電圧のデバイス間では、デバイスの消費する電流によって消費電力が決定されます。消費電力算出のためのモデル化は特定のデザインで消費する電流の推定には有効なツールとなりますが、同じデザインを異なるデバイスに実現して、このモデルを双方のデバイスに適用して消費される電流を相対的に比較する方法は適切ではありません。また、コンプレックス・プログラマブル・ロジック・デバイス (CPLD) の消費する電流のモデリングにはスイッチングする信号の割合、チャンネル・キャパシタンス、ダイ・サイズ、デバイスの使用率などを含む多くの要素を考慮する必要があり、CPLDの消費電力のモデリングは容易ではありません。

Xilinx社発行のアプリケーション・ブリーフ「*Low Power Benefits of XC4000EX Overview*」(XBRF 002, May 4, 1997)では、Xilinx社のXC4000、XC4000E、XC4000EX、XC4000XLの各デバイスの消費電力をアルテラのFLEX<sup>®</sup>10KおよびFLEX 10KAデバイスの消費電力をあるモデルを使用して比較しています。このモデルにはデバイスが消費する電流を決定するデバイス固有のスケールリング・ファクタとなる定数Kが使用されています。ただし、対象デバイスが同じような動作条件で評価されていないため、これらのモデルはデバイス間の消費電力の比較に正確な結果を反映させていません。公正な消費電力の比較を行うため、アルテラの応用技術部門は6種類の代表的なデザインに対するアルテラのEPF10K100AとXilinx社のXC4062XLの消費電力を社内の実験設備を使用して比較してみました。

## 実験設備のセットアップ

この実験で、アルテラの応用技術部門はクロック信号の生成にHewlett-Packard社の8110A 150MHzパルス・ジェネレータを使用しました。双方のデバイスはそれぞれ個別のボードに実装され、デバイスに対して終端されたクロックを供給しました。すべてのデザインには、1本のクロックと、動作モードを決定するための1本または2本のコントロール入力を使用され、回路動作を検証するために1本の出力が設けられました。各デザインは自動的にデバイス内に実現されるようにしたため、デバイスはその他の入力を必要としていません。図1はこの比較に使用された実験設備を示したものです。

図1 消費電流の比較に使用された実験設備 注(1)



注:

(1) 電流の測定にはFluke社のボルト・オーム・メータ、8840Aが使用されています。

## 消費電力の測定

比較を行うデバイスには、同規模の集積度の機能を持っているアルテラのEPF10K100AとXilinx社のXC4062XLが選択されました。RAMやROMを必要とするデザインはFLEX 10KAデバイスのエンベデッド・アレイ・ブロック (EAB) とXC4062XLデバイスのコンフィギュラブル・ロジック・ブロック (CLB) を使用して実現されています。表1はこの比較実験に使用されたデバイスを示したものです。

表1 実験に使用されたデバイス

項目	Altera	Xilinx
デバイス名	EPF10K100ARC240-3	XC4062XLHQ240-3
ロジック・エレメント数 (LE)	4,992	4,608
EAB数	12	0

最初の2つの実験 (14タップのFIRフィルタと32×32ビットの乗算器) に使用されたデザインは、デバイス内のリソースが高い割合で使用される多数のレジスタとロジックを含むものとなっています。実験に使用された他のデザインではグローバルなクロック・ツリーや多様なRAMの構成が実現され、それぞれのデバイスの消費する電流がテストされました。表2は実験に使用された6種類のデザインを示したものです。

表2 実験に使用されたデザイン

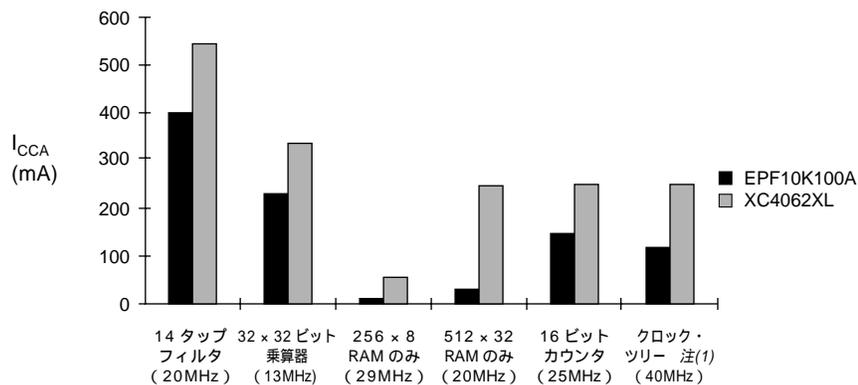
デザイン名	EPF10K100Aの使用LE数	XC4062XLの使用LE数 注(1)
14タップのFIRフィルタ (12ビット・データ)	3,135	3,322
32×32ビットの乗算器 (6レベルのパイプライン)	2,155	2,402
256×8ビットの同期型RAM	59	234
512×32ビットの同期型RAM	84	1,476
デバイスの半分のリソースを使用する16ビット・カウンタ (144個のカウンタ)	2,449	2,452
クロック・ツリー (3,000個のレジスタに接続)	3,000	3,000

注:

(1) Xilinxデバイスの1個のCLBはアルテラ・デバイスのロジック・エレメント (LE) の2個分に相当します。

図2はそれぞれのデザインで測定された消費電力を示したものです。

図2 消費電力の比較



注:

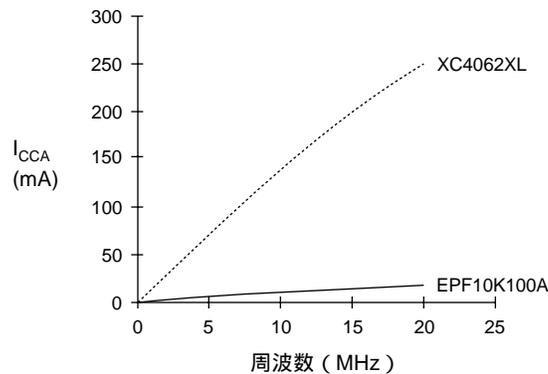
(1) クロック・ツリーは3000個のレジスタに接続されています。

この実験ではEPF10K100AがXC4062XLよりも大幅に低消費電力であることが示されました。ロジックのみを使用するデザインでは (FLEX 10KAのEABまたはXC4000XLの分散型RAMを使用しないデザイン) EPF10K100Aの消費電流がXC4062XLよりも平均で28%も少なくなっています。

## RAMの消費電力

XC4062XLでは、各CLBを32×1ビット構成のRAMとして使用することができ、大規模なRAMのブロックは複数のCLBを接続して構成されます。これに対して、EPF10K100AではRAMがEABを使用して実現されます。FLEX 10Kデバイスの各EABは1,024ビットのRAMとなっており、複数のEABを使用して8ビット幅までの多様なRAMを構成することができます。FLEX 10KAのEABに実現されたRAMはXC4000XLのCLBを使用した場合よりも平均で90%も少ない消費電力となっています。(図3を参照)

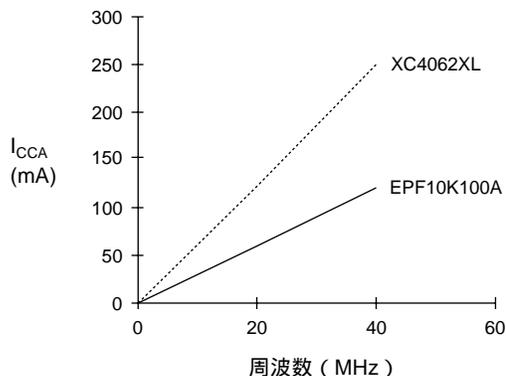
図3 RAMの消費電力



## クロック・ツリーの消費電力

EPF10K100AはXC4062XLよりもいくつかの理由から低消費電力となっています。例えば、XC4062XLデバイスはEPF10K100Aよりも大きなクロック・ツリーを内蔵しており、より大きな電力を消費します。(図4を参照) グローバル・クロックのツリーはデバイス内のすべてのレジスタに接続される信号ラインとバッファのネットワークとなっており、クロックを受信するすべてのディスティネーションでクロックの遷移が同時に発生するようにしています。この実験では、EPF10K100Aのクロック・ツリーが消費する電流はXC4062XLのクロック・ツリーよりも42%も低消費電力となりました。

図4 クロック・ツリーの消費電力

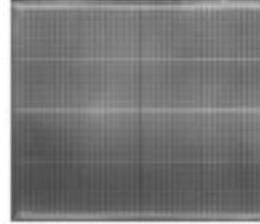


クロック・ツリーを構成するためのサイズはクロック・ツリーの消費電力に直接的な影響を与え、これはデバイス全体のダイ・サイズとも直接的な関係を持つようになります。XC4062XLのダイ・サイズはEPF10K100Aより1.9倍も大きくなっています。(図5を参照) このため、XC4062XLのクロック・ツリーはEPF10K100Aのクロック・ツリーよりも大きな電力を消費します。

図5 ダイ・サイズの比較



アルテラのEPF10K100A  
相対的なダイ・サイズ = 1  
0.35 ミクロン・プロセス  
4,992 個の LE と 12 個の EAB



ザイリックスのXC4062XL  
相対的なダイ・サイズ = 1.9  
0.35 ミクロン・プロセス  
4,608 個の LE、EAB はなし

### 連続した配線構造とセグメント化された配線構造

アルテラのEPF10K100AがXilinxのXC4000XLよりも低消費電力となっている理由にはさらにいくつかの要因があります。もっとも大きな要因はデバイスの配線構造の違いにあります。EPF10K100Aデバイスには連続した配線構造が採用されており、これは配線にパス・トランジスタを必要とするXC4062XLデバイスよりも配線に最適化された構造となっています。この配線構造の違いは、パス用トランジスタと配線用のメタル・ラインを平行した2つの面のコンデンサとしてモデル化することで明らかになります。下記の式は消費電力がキャパシタンス(C)、電圧(V)、電圧のスイッチングとリニアな関係を持っていることを表しています。

$$P = C_V \frac{dv}{dt}$$

比較の対象となっている双方のデバイスは同じようなスイッチング特性を持っており、3.3-Vのコア電圧で動作しているため、キャパシタンスの大きさがどちらの配線構造でより大きな電力を消費するかを決定する主な要因となります。

$$C \sim \frac{A}{T}$$

上記の式はキャパシタンスを表しているものであり、同等の領域(A=1)の場合には絶縁層の厚さ(T)が大きくなるほど、キャパシタンスが減少することを示しています。XC4062XLのパス・ゲートの酸化膜の厚さが約100 になっているのに対して、EPF10K100Aのメタル・ラインの絶縁層の厚さは10,000 となっています。このため、EPF10K100Aデバイスのキャパシタンスが小さくなり、より低消費電力となります。

下記の資料にはさらに詳しい情報が提供されています。カッコ内の記号はアルテラのドキュメント番号です。これらの資料の英語版はアルテラのウェブ・サイト、<http://www.altera.com>からダウンロードすることができます。

- 「FLEX 10K Embedded Programmable Logic Family」のデータシート (A-DB-0198-01)  
このデータシートは1998年版データブックに収録されており、日本語版のデータシートも刊行されています。
- AN 74: 「Evaluating Power in Altera Devices」 (A-AN-074-02)  
この資料は1998年版データブックに収録されており、日本語版が「アルテラ・デバイスの消費電力評価方法」というタイトルで提供されています。
- TB 23: 「FLEX 10K Power Consumption」 (M-TB-023-02)  
この資料の日本語版が日本アルテラのウェブ・サイト、<http://www.altera.com/japan/> を通じて提供されています。

上記の資料は下記にご請求下さい。

- 日本アルテラ(株) 電話: 03-3340-9480
- 販売代理店:(株)アルティマ 電話: 045-939-6113
- (株)パルテック 電話: 045-477-2009
- アルテラのWorld-wide Webサイト <http://www.altera.com>

## 日本アルテラ株式会社

〒163-0436 東京都新宿区西新宿 2-1-1  
新宿三井ビル私書箱 261 号  
TEL. 03-3340-9480 FAX. 03-3340-9487  
<http://www.altera.com/japan/>